This Page Is Inserted by IFW Operations and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

As rescanning documents will not correct images, please do not report the images to the Image Problem Mailbox.

(19) 日本国特許庁 (JP)

(12) 公開特許公報(A)

(11)特許出願公開番号

特開平11-219153

(43)公開日 平成11年(1999)8月10日

(51) Int.Cl.⁸

識別記号

FΙ

G 0 9 G 3/36

G 0 9 G 3/36

審査請求 未請求 請求項の数4 OL (全 7 頁)

(21)出願番号

特願平10-21716

(22)出顧日

平成10年(1998) 2月3日

(71)出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(72)発明者 染矢 隆一

神奈川県横浜市戸塚区吉田町292番地株式 会社日立製作所マルチメディアシステム関

発本部内

(72)発明者 甲 展明

神奈川県横浜市戸塚区吉田町292番地株式 会社日立製作所マルチメディアシステム開

発本部内

(74)代理人 弁理士 小川 勝男

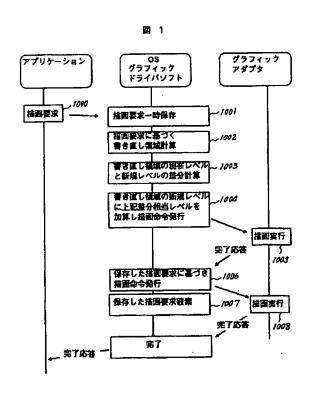
最終頁に続く

(54) 【発明の名称】 情報処理装置

(57)【要約】

【課題】フレームメモリなどによるハードウェア式の液 晶応答速度改善方式は回路規模などが大きくなりコスト 高になる。

【解決手段】信号源となるPC側のソフトウェア処理によって画面書き換え領域のレベル変化量を計算し、その変化量相当レベルを加えた電圧を液晶に印加するようにした。



=

【特許請求の範囲】

【請求項1】少なくとも情報処理手段と表示用記憶手段 を具備し、該情報処理手段の描画命令で該表示用記憶手 段に表示情報を書き込むことによって、表示情報を表示 装置へ表示する情報処理装置において、

該情報処理手段が新たな描画時に、それまでの描画状態と新たな描画状態を比較演算処理して差分情報を求め、 該差分情報に基づき表示装置へ出力する描画レベルを加減することを特徴とする情報処理装置。

【請求項2】少なくとも情報処理手段と表示用記憶手段と該表示用記憶手段を制御する描画制御手段を具備し、該情報処理手段の描画命令で該描画制御手段を介して該表示用記憶手段に表示情報を書き込むことによって、表示情報を表示装置へ表示する情報処理装置において、該情報処理手段の描画命令を受け取る際に、該描画制御手段は前回の描画状態と今回の描画状態を比較演算処理して差分情報を求め、該差分情報に基づき表示装置へ出力する今回の描画レベルを加減することを特徴とする情報処理装置

該情報処理手段の描画命令を受け取る際に、該描画制御手段は前回の描画状態と今回の描画状態と該表示用記憶手段の読み出しアドレス情報を比較演算処理して差分情報を求め、該差分情報に基づき表示装置へ出力する今回の描画レベルを加減することを特徴とする情報処理装置。

【請求項4】少なくとも情報処理手段と表示用記憶手段 を具備し情報処理装置と、その出力信号を受けて該表示 用記憶手段に記憶された内容を表示する表示装置から構 成される情報処理システムにおいて、

該表示装置は該情報処理装置の要求に応じて応答速度に 関するデータを該情報処理装置へ伝える通信手段を持 ち、

該情報処理装置は、該情報処理手段が描画命令を発行して表示内容を変化させる際に、その表示変化量と表示装

置から送られた該応答速度に関するデータを基に、表示 装置へ送る該出力信号を調整して該表示装置の応答速度 を改善する機能を備えたことを特徴とする情報処理シス テム。

【発明の詳細な説明】

[0001]

【発明の属する技術分野】本発明は、表示装置の応答速度を改善する情報処理装置に関する。

[0002]

【従来の技術】近年、パソコン(以後PCと記す)画面をスクリーンに拡大投射してプレゼンテーションする前面投射式の液晶フロントプロジェクタや背面投射式の液晶リアプロジェクタ、デスクトップでパソコン画面のモニタとして使用する直視タイプの液晶ディスプレイモニタなどと液晶表示装置が急速に普及してきており、ブラウン管に次ぐ表示装置としてその地位を確立しつつある。

[0003]

【発明が解決しようとする課題】液晶表示装置の画像を ブラウン管式のものと比べてみるとカメラがパンしたと きの映像や野球のボールが飛んでいく映像などで映像自 体に尾を引く現象が見られ一度それに気が付くと、その 尾引きに目を奪われ非常に目障りになってくる。

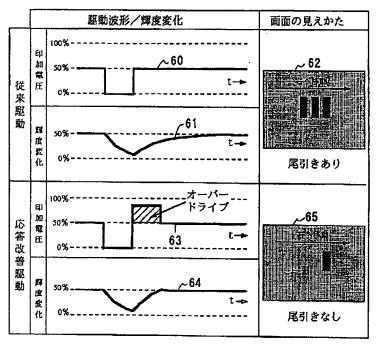
【0004】これに対し、例えば特開平3-12606 9号公報にあるように、フィールドメモリを用いてフィールド間での映像信号レベルの変化量を検出し、その変化量に応じた駆動電圧を印加するようにして見かけ上の応答速度を速める工夫がなされている。

【0005】例えば図7のような構成でも実現できる。図7において50はフレームメモリ、51は差分演算手段、52は加算器、6は液晶表示装置である。フレームメモリ50に入力されたRGB信号は1フレーム以上遅延されており差分演算手段51は、現在のRGBレベルと過去のRGBレベルの差分を求めその差分量相当のレベルを出力する。加算器52は現在のRGBレベルに上記加算器51の差分相当レベルを加算してその出力信号で液晶表示装置6を駆動する。

[0006]

【表1】

表 1



【0007】上記動作を表1を用いて詳しく説明する。表1は従来の駆動方法と応答改善した駆動方法を比較した表である。従来駆動では印加電圧は波形60に対し液晶表示装置の輝度変化は波形61のようになり、輝度目標値50%への到達には時間がかかっている。この時、画面の見えかたは画面62のようになり右へ移動する黒い長方形が尾を引いているように見える。

【0008】一方応答改善駆動では、印加電圧が波形63のようになっており、印加電圧レベル0%直後にオーバードライブレベル期間を設けている。これにより、液晶表示装置の輝度変化は波形64のようになり目標値50%への到達が波形61よりも早くなっている。この結果画面65のように右へ移動する黒い長方形の尾引きが大幅に軽減され見かけ上尾引きの無い状態に近くなる。【0009】しかしながら、上記方式ではフレームメモリなどが必要で回路規模など大きくなりコスト高になる問題がある。

[0010]

【課題を解決するための手段】本発明の目的は、上記問題を鑑みてなされたもので、信号源となるPC側のソフトウェア処理によって画面書き換え領域のレベル変化量を計算し、その変化量相当レベルを加えた電圧を液晶に印加するようにした情報処理装置を提供することにある。

【0011】これにより、液晶表示装置で応答改善用のハードウェアを持つ必要がなくPC側のソフトウェア処理で対応できるようになり、ノートPCなど液晶一体型の製品の製造コストを上げることなく応答速度の早い表示のできる液晶ディスプレイが実現できる。

[0012]

【発明の実施の形態】図1は本発明による液晶駆動方法の第1の実施例を示す図であって、情報処理装置の一例であるPC内部の処理フローである。図2はPCの構成例であって、1はPC、2はCPU、3は記憶装置、4はグラフィックアダプタ、5は信号バス、6は液晶表示装置、201は映像信号線、202は通信線である。

【0013】同図において記憶装置3はハードディスク 装置などでよい。また、グラフィックアダプタ4はCP Uからの描画命令をメモリに展開し映像信号出力を出力 するもので、PCスロットに挿入するグラフィックカー ドでよい。

【0014】図3は図2のPC1のソフトウェアの階層構造を示すものであって、階層10はアプリケーション層、階層11はオペレーティング(以後OSと記す)層、階層12はグラフィックドライバ層、13はグラフィックアダプタ層である。

【0015】階層12のグラフィックドライバ層はOSとグラフィックアダプタとの中間に位置しグラフィックアダプタのハード制御など比較的低レベルの動作が記述されたソフト階層である。階層13のグラフィックアダプタ層はハードウェアそのものになる。

【0016】図2のハード構成、図3のソフト構成を前提に図1を用いて本実施例の動作を説明する。図1は横方向に左からアプリケーション層、OSおよびグラフィックドライバ層、グラフィックアダプタ層の順に並んでおり、縦方向に時間経過が示されている。

【0017】先ず、ステップ1000でアプリケーション層から描画要求が出る。この描画要求とは例えば、ユ

ーザがマウスを操作したときそのマウスが移動するように見せるためにマウスポインタを別の領域に表示し直すことである。OS層では上記描画要求を受け付けるとステップ1001でその命令を一時保存し、ステップ1002で上記描画要求に基づき書き直し領域を計算する。ステップ1003では上記書き直し領域の現在のRGBレベルとこれから描画しようとする新規のRGBレベルの差分を計算する。そして、ステップ1004で書き直し領域の新規レベルに上記差分相当のレベルを加算して描画命令を発行する。

【0018】グラフィックアダプタ層では上記描画命令を受けてステップ1005で描画を実行し、描画完了応答をOS側に戻す。この時の描画実行で表1波形63のオーバードライブ電圧分が印加されて、映像信号線201を経由して液晶表示装置6へ出力されることになる。【0019】OS層では上記描画完了応答をステップ1006で受取った後、保存したアプリケーションからの描画要求を取り出しその描画要求に基づく描画命令を発行、ステップ1007で保存してあった描画要求を破棄する。なお、ステップ1006の描画命令はステップ1004の描画命令と異なり、差分相当レベルの加算はされておらず、表1波形63のオーバードライブ電圧分を解除することになる。

【0020】グラフィックアダプタ層ではステップ1006の描画命令を受付けステップ1008で描画を実行し、描画完了応答をOS側に戻す。これを受けてOS層もアプリケーション層に完了応答を戻して一連の描画操作が完了する。

【0021】以上のようにすることで、表1の波形63 のオーバードライブ部分をソフト的に設けることができ、フレームメモリ等がなくても応答改善駆動ができ、 低コストで液晶表示装置の応答速度を向上することができる。

【0022】尚、接続された表示装置がCRTのように、十分な応答速度を持つ場合、上記の処理は不要となるばかりか、表示上に悪影響を及ぼす可能性がある。この対策には、図2では通信線202を設け、PC要求に応じて、接続された装置の種類をPCへ伝える機能を設けている。応答速度に関するデータも同様に転送し、パネルに特有な補正量をPC側に伝え、上記のオーバードライブ電圧を調整できるようにすると良い。通信線202としては、例えば、赤外線通信やRS232Cなどのシリアル通信、DDC(Display Data Chanel: VESAの登録商標)などのPlug&Play機能を用いればよい。

【0023】図4は本発明による液晶駆動方法の第2の 実施例を示す図であって、グラフィックアダプタ4だけ で本発明を実施するものである。同図はグラフィックア ダプタ4の構成を示すブロック図であって、20は描画 演算手段、21は描画命令保存手段、22は書き込み制 御手段、23はメモリ、24は読み出し制御手段、25はDA変換器である。

【0024】描画演算手段20はDSP(Digital Signal Processor)あるいはCPUなどで構成することができ、PC1のCPU2からの描画命令を受けてその内容を解釈(翻訳)し書き込み制御手段22に書き込み制御情報を渡す。書き込み制御手段22はメモリ23のアドレスを指定し、そのアドレスにデータを書き込む手段であり、ハードウェアロジックで構成することができる。

【0025】書き込み制御手段22は描画演算手段20から受け取った描画情報に基づきメモリ23に所定のデータを書き込む。メモリ23に書き込まれたデータは読み出し制御手段24のタイミング信号に基づいて読み出され、DA変換器25でディジタル信号からアナログ信号に変換され液晶表示装置6に入力される。

【0026】読み出し制御手段24もハードウェアロジックで構成することができる。なお、液晶表示装置6のタイプによってはディジタル入力タイプのものもあり、その場合はDA変換器25を通さずにディジタル信号を直接あるいは所望のディジタル信号のフォーマットに変換して液晶表示装置に送ることになる。描画命令保存21は描画演算手段20に接続されており、描画演算手段20が受け取った描画命令を一時的に保存するためのもので、例えばメモリ等で構成できる。

【0027】本実施例では第1実施例で行っていたOS層での処理をグラフィックアダプタ側で実行するもので、描画演算処理手段20内部でこれを実行する。描画演算処理手段20はCPUからの描画命令を受け取ると、その命令を描画命令保存手段21に格納する。そして、図1のステップ1002と同等の処理を行い書き直し領域を計算する。次にステップ1003と同様に書き直し領域の現在レベルと新規レベルの差分を計算し、その差分相当レベルを新規レベルに加算した結果を書き込み制御手段22に送る。この結果、表1波形63のオーバードライブ電圧分が印加されることになる。

【0028】さらに、書き込みが完了後描画命令保存手段21に格納している描画命令を取り出しその描画命令に基づく描画レベルで書き込むよう書き込み制御手段22にその情報を送る。この結果、表1波形63のオーバードライブ電圧分が解除されることになる。同時に格納してあった描画命令を破棄する。書き込み制御手段22の書き込み完了後、CPU2に描画完了を通知して一連の操作を完了する。

【0029】本実施例ではグラフィックアダプタ4に応答改善方法を持たせたのでOS部分に表示部の負担をかけることがなくPC全体の処理速度の上がるメリットがある。

【0030】以上のようにすることで、表1の波形63 のオーバードライブ部分をソフト的に設けることがで き、フレームメモリ等がなくても応答改善駆動ができ、 低コストで液晶表示装置の応答速度を向上することがで きる。

【0031】図5は本発明による液晶駆動方法の第3の 実施例を示す図であって、第2実施例において書き込み 制御を読み出しタイミングに応じて行うようにしてい る。

【0032】同図において、120は描画演算手段、124は読み出し制御手段、そのほか図4同じブロックには同じ符号を付す。本実施例では読み出し制御手段124からの読み出し位置情報に基づき、描画演算手段120で描画演算処理を行うもので、描画領域の過去レベルと新規レベルに加え液晶表示装置の表示位置を取込むことでより精度の高い応答速度改善を行うものである。

【0033】図6を用いて読み出し制御手段124に基づく描画演算処理方法を説明する。同図において30,31,32はメモリ23のデータイメージ、33,34,35は液晶表示装置6に送られる映像信号であり液晶表示装置6の表示画面になる。なお、時間経過は上から下方向になっており、メモリイメージ30の時画面33、メモリイメージ31の時画面34、メモリイメージ32の時画面35が同時刻の対応である。

【0034】まずメモリイメージ30は初めて図形40が書き込まれた状態である。この時の液晶画面は画面33のようになっている。なお、図形40の描画レベルは過去のレベルと新規レベルの差分相当量分だけオーバードライブ電圧が印加されている状態である。

【0035】画面33ではブラウン管の走査線に相当する走査ライン36が図形140の途中にかかっており、この走査タイミングでは図形40の下半分程度が表示され、この部分にオーバードライブされた図形140が表示される。上半分は次の走査まで表示されない。

【0036】次に、1垂直走査期間が経過し走査ライン37の時、メモリイメージ31のようにオーバードライブ電圧を解除した図形41を書き込む。走査ライン37は1垂直走査期間経過しただけで走査ライン36とほぼ同じ位置になり、走査ライン37以降図形41に対応する図形141が表示される。

【0037】さらに1垂直走査期間が経過したとき、走査ライン37の位置から上の部分が図形41に対応する

内容に書き換えられ、画面35のように全面の書き換え が終わり一連の応答改善駆動が完了する。

【0038】本実施例では液晶表示装置6の走査周期を 考慮してフレーム単位に描画演算処理を行うようにした のでより精度が高くなり、ハードウェアで実現するの同 程度の応答速度改善が可能になる。

【0039】以上のようにすることで、表1の波形63のオーバードライブ部分をソフト的に設けることができ、フレームメモリ等がなくても応答改善駆動ができ、低コストで液晶表示装置の応答速度を向上することができる

【0040】以上、表示装置として液晶表示装置を取り上げて説明してきたが、特に液晶表示装置に限定することなく、ECBなど応答速度が十分でない表示装置であれば、同様に駆動できることは明らかである。

[0041]

【発明の効果】本発明によれば、ソフト的に応答改善駆動が実現できるので、低コストで液晶表示装置の応答速度を向上することができる。

【図面の簡単な説明】

【図1】本発明の第1実施例である液晶駆動方法を説明 するフローチャートである。

【図2】第1実施例のPC全体のハード構成を示すブロック図である。

【図3】第1実施例の全体ソフト構成を示す図である。

【図4】本発明の第2実施例である液晶駆動装置を示す ブロック図である。

【図5】本発明の第3実施例である液晶駆動装置の書き 込み制御を示すブロック図である。

【図6】第3実施例でメモリイメージに書き込まれた図形を説明する図である。

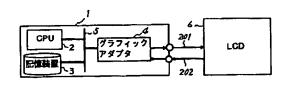
【図7】従来の応答改善駆動方法の原理を説明するため のブロック図である。

【符号の説明】

1…PC、 2…CPU、 3…記憶装置、4…グラフィックアダプタ、6…液晶表示装置、20,120… 描画演算処理手段、21…描画命令保存手段、 22 …書き込み制御手段、 23…メモリ、24,124… 読み出し制御手段、 25…DA変換器。

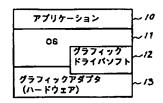
【図2】

2 2



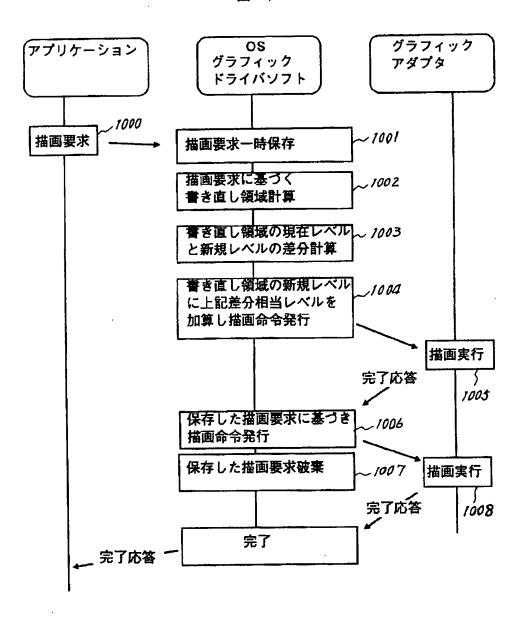
【図3】

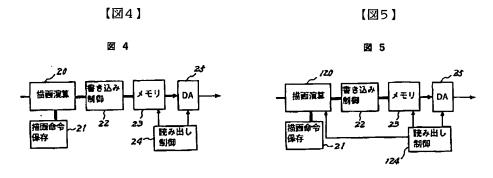
23 3 ·

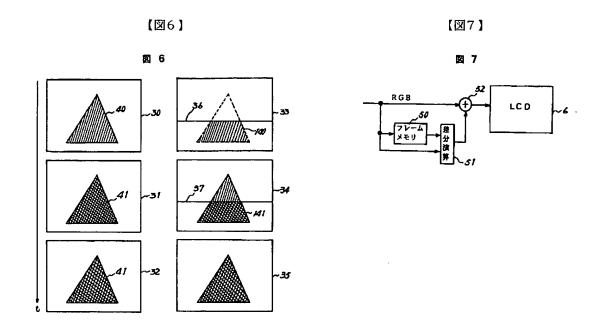


【図1】

図 1







フロントページの続き

(72)発明者 沢田 栄夫

神奈川県海老名市下今泉810番地株式会社 日立製作所オフィスシステム事業部内